

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/JP05/002273

International filing date: 15 February 2005 (15.02.2005)

Document type: Certified copy of priority document

Document details: Country/Office: JP
Number: 2004-045739
Filing date: 23 February 2004 (23.02.2004)

Date of receipt at the International Bureau: 14 April 2005 (14.04.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse

日 本 国 特 許 庁
JAPAN PATENT OFFICE

21.02.2005

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 4 年 2 月 2 3 日
Date of Application:

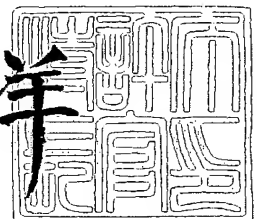
出 願 番 号 特 願 2 0 0 4 - 0 4 5 7 3 9
Application Number:
[ST. 10/C]: [J P 2 0 0 4 - 0 4 5 7 3 9]

出 願 人 ロ ー ム 株 式 会 社
Applicant(s):

2 0 0 5 年 3 月 3 1 日

特 許 庁 長 官
Commissioner,
Japan Patent Office

小 川 洋



【書類名】 特許願
【整理番号】 03-00415
【提出日】 平成16年 2月23日
【あて先】 特許庁長官 殿
【国際特許分類】 G01R 19/165
G01R 31/36
【発明者】
【住所又は居所】 京都市右京区西院溝崎町 2 1 番地 ローム株式会社内
【氏名】 大平 正則
【特許出願人】
【識別番号】 000116024
【氏名又は名称】 ローム株式会社
【代理人】
【識別番号】 100121337
【弁理士】
【氏名又は名称】 藤河 恒生
【電話番号】 077-547-3453
【手数料の表示】
【予納台帳番号】 212120
【納付金額】 21,000円
【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 0202210

【書類名】 特許請求の範囲**【請求項 1】**

第 1 のしきい値電圧又はそれよりも低い第 2 のしきい値電圧を入力電圧と比較した出力に応じて出力スイッチング素子の開閉を制御するとともに、入力電圧が低い電圧から高い電圧に変化して第 1 のしきい値電圧に交差したときに第 2 のしきい値電圧が選択され、入力電圧が高い電圧から低い電圧に変化して第 2 のしきい値電圧に交差したときに第 1 のしきい値電圧が選択される入力電圧比較回路と、

第 2 のしきい値電圧よりも低い第 3 のしきい値電圧を入力電圧と比較し、入力電圧が低い電圧から高い電圧に変化して第 3 のしきい値電圧に交差したときに、その時点から所定期間、入力電圧比較回路において第 2 のしきい値電圧が強制的に選択されるようにパルスを出力するしきい値電圧強制設定回路と、を備え、

入力電圧が立ち上がるときに、入力電圧比較回路において第 2 のしきい値電圧が入力電圧と比較されることを特徴とする電圧検出回路。

【請求項 2】

請求項 1 に記載の電圧検出回路において、

しきい値電圧強制設定回路は、入力電圧が低い電圧から高い電圧に変化して第 3 のしきい値電圧に交差したときに第 3 のしきい値電圧よりも低い第 4 のしきい値電圧が選択され、入力電圧が高い電圧から低い電圧に変化して第 4 のしきい値電圧に交差したときに第 3 のしきい値電圧が選択されることを特徴とする電圧検出回路。

【請求項 3】

請求項 1 または 2 に記載の電圧検出回路と、その入力電圧を生成する一端が接地された直列接続の抵抗と、その他端に接続されたバッテリーと、を備えてなることを特徴とするバッテリー装置。

【書類名】明細書

【発明の名称】電圧検出回路及びそれを用いたバッテリー装置

【技術分野】

【0001】

本発明は、バッテリー等の電圧を検出し、その電圧が所定電圧に対し高低いずれにあるかという信号を出力する電圧検出回路及びバッテリーの能力を十分に発揮させ得るバッテリー搭載機器に好適なバッテリー装置に関する。

【背景技術】

【0002】

従来、この種の電圧検出回路及びそれを用いたバッテリー装置として、例えば特許文献1に開示されたものなどが知られている。その中の一例として、図4に電圧検出回路及びそれを用いたバッテリー装置を示す。このバッテリー装置101は、電圧検出回路102と、その入力電圧 V_{BAT} を生成する一端が接地された直列接続の抵抗104、105と、その他端に接続されたバッテリー搭載機器の電源となるバッテリー103と、から構成される。バッテリー103の電圧は直列接続の抵抗104、105により分圧され、その電圧は入力電圧 V_{BAT} として電圧検出回路102に入力される。電圧検出回路102は、この入力電圧 V_{BAT} を検出しきい値電圧 V_{TH} と比較し、入力電圧 V_{BAT} が検出しきい値電圧 V_{TH} より高いと、バッテリー残量有りと判断し、逆に、入力電圧 V_{BAT} が検出しきい値電圧 V_{TH} より低いと、バッテリー残量無しと判断して出力端子OUTからその電圧検出結果を出力する。なお、出力端子OUTは、バッテリー搭載機器を構成する他の電子部品（図示せず）に接続される。

【0003】

電圧検出回路102は、入力電圧 V_{BAT} が上昇（低い電圧から高い電圧へ変化）する場合と降下（高い電圧から低い電圧へ変化）する場合とにより、別の異なるしきい値電圧（高い側及び低い側）を選択的に生成するしきい値電圧生成器112と、このしきい値電圧（検出しきい値電圧 V_{TH} ）を入力電圧 V_{BAT} と比較する比較器111と、その出力を反転させて出力するインバータ124と、その出力を受けて出力端子OUTから電圧検出結果を出力する出力スイッチング素子113と、基準電圧 V_{REF} を生成する基準電圧生成器（REF）114と、から構成される。ここで、インバータ124の出力は、しきい値電圧生成器112における2つのしきい値電圧の選択をも行う。また、基準電圧 V_{REF} は、これらのしきい値電圧の基準として用いられる。

【0004】

したがって、しきい値電圧生成器112と比較器111とは、入力電圧検出のヒステリシスを実現している。これにより、入力電圧 V_{BAT} が検出しきい値電圧 V_{TH} の付近にある場合、微小なノイズにより出力スイッチング素子113がオン・オフを繰り返して出力端子OUTの出力が不安定になることを防止する。

【0005】

【特許文献1】特開平11-258280号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

このバッテリー装置101は、入力電圧 V_{BAT} が上昇する場合は高い側のしきい値電圧が選択され、降下する場合は低い側のしきい値電圧が選択される。したがって、バッテリー103を外したときは入力電圧 V_{BAT} が降下するので低い側のしきい値電圧が、その後バッテリー103を再び装着したときは入力電圧 V_{BAT} が上昇するので高い側のしきい値電圧が、それぞれ検出しきい値電圧 V_{TH} として設定されていることになる。

【0007】

この入力電圧 V_{BAT} と検出しきい値電圧 V_{TH} との関係を図5に示す。バッテリー103の使用初期に入力電圧 V_{BAT} が高い側のしきい値電圧（例えば2.9V）を超えていた状態から次第に電圧が降下し、高い側のしきい値電圧と低い側のしきい値電圧（例えば

2.5V)の間の電圧(例えば2.6V)まで降下した状態、すなわち、バッテリーの残量が少しだけ有るような場合において、バッテリー103を外して入力電圧 V_{BAT} が低い側のしきい値電圧より降下(交差)すると、出力端子OUTはハイレベル(オン状態)からローレベル(オフ状態)に変わるとともに、検出しきい値電圧 V_{TH} が高い側のしきい値電圧に設定される。そして、入力電圧 V_{BAT} が接地電位(0V)になった後、同じバッテリー103を再び装着すると、入力電圧 V_{BAT} は上昇し(立ち上がり)、低い側のしきい値電圧を越えるものの、高い側のしきい値電圧には至らない(交差しない)ので、出力端子OUTはローレベル(オフ状態)のままである。したがって、バッテリー搭載機器は、バッテリー103を外すまではバッテリーの残量有りとして動作していたが、バッテリー103を一旦外した後に再び装着した場合、バッテリー103の残量無しの状態となってしまう、バッテリー搭載機器が起動しないという現象が生じる。このため、バッテリー搭載機器をバッテリー103の残量の限界まで使用することができず、バッテリー使用可能時間を減少させることとなる。

【0008】

本発明は、上記事由に鑑みてなしたもので、その目的とするところは、バッテリー搭載機器に組み込んだ場合に、そのバッテリーが使用限度まで確実に使用可能となる電圧検出回路及びそれを用いたバッテリー装置を提供することにある。

【課題を解決するための手段】

【0009】

上記の課題を解決するために、請求項1に係る電圧検出回路は、第1のしきい値電圧又はそれよりも低い第2のしきい値電圧を入力電圧と比較した出力に応じて出力スイッチング素子の開閉を制御するとともに、入力電圧が低い電圧から高い電圧に変化して第1のしきい値電圧に交差したときに第2のしきい値電圧が選択され、入力電圧が高い電圧から低い電圧に変化して第2のしきい値電圧に交差したときに第1のしきい値電圧が選択される入力電圧比較回路と、第2のしきい値電圧よりも低い第3のしきい値電圧を入力電圧と比較し、入力電圧が低い電圧から高い電圧に変化して第3のしきい値電圧に交差したときに、その時点から所定期間、入力電圧比較回路において第2のしきい値電圧が強制的に選択されるようにパルスを出力するしきい値電圧強制設定回路と、を備え、入力電圧が立ち上がるときに、入力電圧比較回路において第2のしきい値電圧が入力電圧と比較されることを特徴とする。

【0010】

請求項2に係る電圧検出回路は、請求項1に記載の電圧検出回路において、しきい値電圧強制設定回路は、入力電圧が低い電圧から高い電圧に変化して第3のしきい値電圧に交差したときに第3のしきい値電圧よりも低い第4のしきい値電圧が選択され、入力電圧が高い電圧から低い電圧に変化して第4のしきい値電圧に交差したときに第3のしきい値電圧が選択されることを特徴とする。

【0011】

請求項3に係るバッテリー装置は、請求項1または2に記載の電圧検出回路と、その入力電圧を生成する一端が接地された直列接続の抵抗と、その他端に接続されたバッテリーと、を備えてなることを特徴とする。

【発明の効果】

【0012】

本発明の電圧検出回路およびそれを用いたバッテリー装置は、第1、第2のしきい値電圧よりも低い第3のしきい値電圧を設け、入力電圧の立ち上がりの際、第3のしきい値電圧に至ると、しきい値電圧強制設定回路が入力電圧比較回路を第2のしきい値電圧に設定するので、バッテリー搭載機器に組み込んだ場合に、そのバッテリーが使用限度まで確実に使用可能となる。

【発明を実施するための最良の形態】

【0013】

以下、本発明の最良の実施形態を図面を参照しながら説明する。図1は本発明の実施形

態である電圧検出回路 2 およびそれを用いたバッテリー装置 1 の回路図である。

【0014】

このバッテリー装置 1 は、電圧検出回路 2 と、その入力電圧 V_{BAT} を生成し一端が接地された直列接続の抵抗 4、5 と、その他端に接続されたバッテリー搭載機器の電源となるバッテリー 3 と、を備える。バッテリー 3 の電圧は直列接続の抵抗 4、5 により分圧され、その電圧は入力電圧 V_{BAT} として電圧検出回路 2 に入力される。電圧検出回路 2 は、この入力電圧 V_{BAT} を検出しきい値電圧 V_{TH} と比較し、入力電圧 V_{BAT} が検出しきい値電圧 V_{TH} より高いと、バッテリー残量有りと判断し、逆に、入力電圧 V_{BAT} が検出しきい値電圧 V_{TH} より低いと、バッテリー残量無しと判断して出力端子 OUT からその電圧検出結果を出力する。なお、出力端子 OUT は、バッテリー搭載機器を構成する他の電子部品（図示せず）に接続される。また、直列接続の抵抗 4、5 の抵抗値の比、すなわち分圧比は、バッテリー搭載機器を構成する各電子部品の仕様によって決定され、また、流れる直流電流の値を抑えるために十分に大きな抵抗値としている。

【0015】

電圧検出回路 2 は、入力電圧比較回路 7 としきい値電圧強制設定回路 8 と、を主要回路として有する。入力電圧比較回路 7 は、第 1 のしきい値電圧 V_{th1} 又はそれよりも低い第 2 のしきい値電圧 V_{th2} （検出しきい値電圧 V_{TH} ）を入力電圧 V_{BAT} と比較した出力に応じて出力スイッチング素子 13 の開閉（オン・オフ）を制御するとともに、入力電圧 V_{BAT} が低い電圧から高い電圧に変化（上昇）して第 1 のしきい値電圧 V_{th1} に交差したときに第 2 のしきい値電圧 V_{th2} が選択され、入力電圧 V_{BAT} が高い電圧から低い電圧に変化（降下）して第 2 のしきい値電圧 V_{th2} に交差したときに第 1 のしきい値電圧 V_{th1} が選択される。したがって、入力電圧比較回路 7 は、入力電圧検出のヒステリシスを有しており、入力電圧が検出しきい値電圧 V_{TH} の付近にある場合、微小なノイズにより出力スイッチング素子 13 がオン・オフを繰り返し、出力端子 OUT の出力が安定せずに電圧検出回路 2 自身及びバッテリー搭載機器を構成する各電子部品において貫通電流やノイズが発生するのを防止する。なお、出力スイッチング素子 13 は、オープンドレイン形式の N 型 MOS トランジスタであり、電圧検出回路 2 の外側で抵抗（図示せず）によりいずれかの電源にプルアップされている。

【0016】

しきい値電圧強制設定回路 8 は、第 2 のしきい値電圧 V_{th2} よりも低い第 3 のしきい値電圧 V_{th3} を入力電圧 V_{BAT} と比較し、入力電圧 V_{BAT} が低い電圧から高い電圧に変化して第 3 のしきい値電圧 V_{th3} に交差したとき、その時点から所定期間、入力電圧比較回路 7 において第 2 のしきい値電圧 V_{th2} が強制的に選択されるようにパルスを入力電圧比較回路 7 へ出力する。これにより、入力電圧 V_{BAT} が接地電位から立ち上がるときに、入力電圧比較回路 7 において第 2 のしきい値電圧 V_{th2} が入力電圧 V_{BAT} と比較されるようにする。

【0017】

さらに、しきい値電圧強制設定回路 8 は、第 3 のしきい値電圧 V_{th3} を入力電圧 V_{BAT} が低い電圧から高い電圧に変化して交差したときに第 3 のしきい値電圧 V_{th3} よりも低い第 4 のしきい値電圧 V_{th4} が選択され、第 4 のしきい値電圧 V_{th4} を入力電圧 V_{BAT} が高い電圧から低い電圧に変化して交差したときに第 3 のしきい値電圧 V_{th3} が選択されるようにしている。したがって、しきい値電圧強制設定回路 8 もヒステリシスを有するようになり、入力電圧 V_{BAT} が第 3 のしきい値電圧 V_{th3} の付近にある場合、しきい値電圧強制設定回路 8 の出力が不安定になることを防止する。

【0018】

さらに詳しくは、電圧検出回路 2 は、入力電圧比較回路 7 の出力を反転させて出力するインバータ 24 と、その出力によりオン・オフする出力スイッチング素子 13 と、入力電圧比較回路 7 の出力としきい値電圧強制設定回路 8 の出力とが入力されて入力電圧比較回路 7 自身を制御する NOR 回路 23 と、バッテリー 3 の電圧を直接入力し基準電圧 V_{REF} を生成して出力する基準電圧生成器（REF）14 と、を備えている。

【0019】

そして、入力電圧比較回路 7 は、第 1 又は第 2 のしきい値電圧を検出しきい値電圧 V_{TH} として選択的に生成するしきい値電圧生成器 12 と、反転入力端子に入力する検出しきい値電圧 V_{TH} と非反転入力端子に入力する入力電圧 V_{BAT} とを比較する比較器 11 とから構成される。

【0020】

しきい値電圧生成器 12 は、図 2 に示すように、基準電圧 V_{REF} と接地電位との間に直列接続された抵抗 31、32 と、抵抗 31 と並列に設けられて端子 $CNTLa$ の入力電圧により制御されるスイッチ 33 と、から構成される。抵抗 31 と抵抗 32 との接続点は出力端子 $OUTa$ となり、比較器 11 の反転入力端子に接続される。また、端子 $CNTLa$ は、NOR 回路 23 の出力に接続されていて、上述のように入力電圧比較回路 7 自身の出力としきい値電圧強制設定回路 8 によって制御される。端子 $CNTLa$ の電圧がハイレベルならばスイッチ 33 は閉じ、出力端子 $OUTa$ からは、基準電圧 V_{REF} が第 1 のしきい値電圧 V_{th1} として出力される。端子 $CNTLa$ の電圧がローレベルならばスイッチ 33 は開き、出力端子 $OUTa$ からは、基準電圧 V_{REF} を抵抗 31 と抵抗 32 により分圧した電圧が第 2 のしきい値電圧 V_{th2} として出力される。

【0021】

なお、入力電圧比較回路 7 は、しきい値電圧生成器 12 と比較器 11 とを備えることで入力電圧 V_{BAT} 検出のヒステリシスを実現しているが、他の回路構成でもヒステリシスが実現可能であるのは勿論である。

【0022】

しきい値電圧強制設定回路 8 は、第 3 又は第 4 のしきい値電圧を選択的に生成する第 2 のしきい値電圧生成器 16 と、非反転入力端子に入力する第 3 又は第 4 のしきい値電圧と反転入力端子に入力する入力電圧 V_{BAT} とを比較する第 2 の比較器 15 と、第 2 の比較器 15 の出力を入力する N 型 MOS トランジスタ 17 と、N 型 MOS トランジスタ 17 の出力に接続され、他端が基準電圧 V_{REF} に接続された定電流源 18 と、N 型 MOS トランジスタ 17 の出力に接続され、他端が接地電位に接続されたコンデンサ 19 と、N 型 MOS トランジスタ 17 の出力を反転させて出力するインバータ回路 20 と、第 2 の比較器 15 の出力を反転させて出力するインバータ回路 21 と、インバータ回路 20、21 の出力を入力して上述の NOR 回路 23 の入力端子に出力する AND 回路 22 と、から構成される。

【0023】

N 型 MOS トランジスタ 17、定電流源 18、コンデンサ 19、インバータ 20 は遅延期間（例えば 1 ミリ秒）を生成する回路である。この回路は、基準となるクロックを入力して遅延期間を生成するカウンタで置き換えることも可能である。また、この遅延期間を生成する回路と、インバータ 21 と、AND 回路 22 によりこの遅延期間をパルス幅とするパルスを生成している。

【0024】

第 2 のしきい値電圧生成器 16 は、図 2 に示すように、基準電圧 V_{REF} と接地電位との間に直列接続された抵抗 34、35、36 と、抵抗 34 と並列に設けられ、端子 $CNTLb$ の入力電圧により制御されるスイッチ 37 と、から構成される。抵抗 35 と抵抗 36 との接続点は出力端子 $OUTb$ となり、第 2 の比較器 15 の非反転入力端子に接続される。また、端子 $CNTLb$ は、第 2 の比較器 15 の出力に接続される。そして、端子 $CNTLb$ の電圧がハイレベルならばスイッチ 37 は閉じ、出力端子 $OUTb$ からは基準電圧 V_{REF} を抵抗 35 と抵抗 36 により分圧した電圧が第 3 のしきい値電圧 V_{th3} として出力され、端子 $CNTLb$ の電圧がローレベルならばスイッチ 37 は開き、出力端子 $OUTb$ からは基準電圧 V_{REF} を抵抗 34 と抵抗 35 とからなる直列抵抗と抵抗 36 により分圧した電圧が第 4 のしきい値電圧 V_{th4} として出力される。

【0025】

なお、上述のように、しきい値電圧強制設定回路 8 がヒステリシスを有することは、し

きい値電圧強制設定回路 8 の出力が不安定になることを防止するために望ましい。しかし、この出力は電圧検出回路 2 の外部に出力されるものではないので、それによって生じる貫通電流やノイズの程度も大きいものではない。したがって、省略することも考えられるが、この場合、第 2 のしきい値電圧生成器 16 は、抵抗 34 および端子 CNTLb を有さず常に第 3 のしきい値電圧 V_{th3} のみを出力する。

【0026】

次に、電圧検出回路 2 の動作を、図 3 に基づいて具体的な電圧値等を例示しながら説明する。検出しきい値電圧 V_{TH} としての第 2 のしきい値電圧 V_{th2} (例えば 2.5 V) よりも入力電圧 V_{BAT} が高い (例えば 2.6 V) と、出力端子 OUT の出力はハイレベル (オン状態) であり、バッテリー 3 の残量は有りと判断される。この状態でバッテリー 3 を外すと入力電圧 V_{BAT} は降下する。そして、第 2 のしきい値電圧 V_{th2} (例えば 2.5 V) を入力電圧 V_{BAT} が高い電圧から低い電圧に変化して交差すると、比較器 11 の出力電圧はハイレベルからローレベルに変化する。そうすると、出力スイッチング素子 13 がオンして出力端子 OUT はローレベル (オフ状態) になるとともに、しきい値電圧生成器 12 の生成する検出しきい値電圧 V_{TH} が第 1 のしきい値電圧 V_{th1} (例えば 2.9 V) に変化する。なお、図示はしないが、さらに入力電圧 V_{BAT} が降下し、第 4 のしきい値電圧 V_{th4} (例えば 2.0 V) を入力電圧 V_{BAT} が高い電圧から低い電圧に変化して交差すると、第 2 の比較器 15 の出力電圧はローレベルからハイレベルに変化し、第 2 のしきい値電圧生成器 16 の生成するしきい値電圧は第 3 のしきい値電圧 V_{th3} (例えば 2.4 V) となる。

【0027】

次に、バッテリー 3 を再び装着して入力電圧 V_{BAT} が接地電位から立ち上がる時の電圧検出回路 2 の動作を説明する。第 2 のしきい値電圧生成器 16 が生成する第 3 のしきい値電圧 V_{th3} (例えば 2.4 V) を入力電圧 V_{BAT} が低い電圧から高い電圧に変化して交差すると、第 2 の比較器 15 の出力電圧はハイレベルからローレベルに変化する。そうすると、N 型 MOS トランジスタ 17 はオフになり、定電流源 18 からの電流でコンデンサ 19 の電圧が接地電位から徐々に増加し始めるが、定電流源 18 からの電流の値とコンデンサ 19 の容量値で決まる遅延期間 (例えば 1 ミリ秒) までは、インバータ 20 は入力をローレベルと判断する。したがって、AND 回路 22 の入力とともにハイレベルとなるのでその出力 TP もハイレベルとなり、NOR 回路 23 の出力は、他の入力、すなわち入力電圧比較回路 7 自身からの制御信号に係わらずローレベルとなる。よって、しきい値電圧生成器 12 の生成する検出しきい値電圧 V_{TH} は、第 2 のしきい値電圧 V_{th2} (例えば 2.5 V) となる。なお、これらの動作とともに、第 2 のしきい値電圧生成器 16 の生成するしきい値電圧は第 4 のしきい値電圧 V_{th4} (例えば 2.0 V) に変化する。

【0028】

さらに入力電圧 V_{BAT} が上昇し、上記の遅延期間 (例えば 1 ミリ秒) までは第 2 のしきい値電圧 V_{th2} (例えば 2.5 V) を入力電圧 V_{BAT} が低い電圧から高い電圧に変化して交差すると、比較器 11 の出力電圧はローレベルからハイレベルに変化する。そうすると、出力スイッチング素子 13 はオフし、出力端子 OUT はハイレベル (オン状態) となる。また、NOR 回路 23 への入力はハイレベルになるので、上記の遅延期間 (例えば 1 ミリ秒) 経過後でも、しきい値電圧生成器 12 の生成する検出しきい値電圧 V_{TH} は、第 2 のしきい値電圧 V_{th2} (例えば 2.5 V) のままである。したがって、入力電圧 V_{BAT} が第 1 のしきい値電圧 V_{th1} (例えば 2.9 V) より低い電圧であっても、第 2 のしきい値電圧 V_{th2} (例えば 2.5 V) を越えればバッテリー残量有りと判断されるのである。

【0029】

一方、上記の遅延期間 (例えば 1 ミリ秒) までは第 2 のしきい値電圧 V_{th2} (例えば 2.5 V) を入力電圧 V_{BAT} が低い電圧から高い電圧に変化しても交差しない場合、AND 回路 22 の出力 TP はローレベルとなり、NOR 回路 23 の出力はハイレベルとなり、しきい値電圧生成器 12 の生成する検出しきい値電圧 V_{TH} は第 1 のしきい値電圧 V_{th1}

h 1 (例えば 2.9 V) に戻る。そして、比較器 11 の出力電圧はローレベルのままであり、出力端子 OUT はローレベル (オフ状態) のまま変化せず、バッテリー残量無しと判断される。図 3 の右側に示される状態は、入力電圧 V_{BAT} が第 2 のしきい値電圧 V_{th2} (例えば 2.5 V) まで到達しない電圧 (例えば 2.45 V) である場合で、バッテリー残量無しと判断される。

【0030】

ここで注意すべきは、図示はしていないが、バッテリー残量無しと判断されるのは、最終的に入力電圧 V_{BAT} が第 2 のしきい値電圧 V_{th2} (例えば 2.5 V) まで到達するものの、第 3 のしきい値電圧 V_{th3} (例えば 2.4 V) から第 2 のしきい値電圧 V_{th2} (例えば 2.5 V) まで上昇するのに、上記の遅延期間 (例えば 1 ミリ秒) よりも時間がかかる場合も該当することである。したがって、そのためにバッテリーの残量が使用限度までに至っていないにもかかわらず、残量無しと判断されることがないように、バッテリー 3 および抵抗 4、5 の寄生容量等を考慮し、バッテリー残量が適量の場合における実際の第 3 のしきい値電圧 V_{th3} (例えば 2.4 V) から第 2 のしきい値電圧 V_{th2} (例えば 2.5 V) までの上昇に要する時間よりも大きく上記の遅延期間を決めておく必要がある。

【0031】

以上説明したように、本発明の実施形態である電圧検出回路 2 およびそれを用いたバッテリー装置 1 は、第 1、第 2 のしきい値電圧 V_{th1} 、 V_{th2} よりも低い第 3 のしきい値電圧 V_{th3} を設け、入力電圧 V_{BAT} の立ち上がりの際、第 3 のしきい値電圧 V_{th3} に至ると、しきい値電圧強制設定回路 8 が入力電圧比較回路 7 を第 2 のしきい値電圧 V_{th2} に設定するので、バッテリーの残量が少しだけ有りバッテリーを一旦外した後に再び装着した場合でも、バッテリーの残量無しの状態となってバッテリー搭載機器が起動しないという現象を防止することができる。こうして、電圧検出回路 2 およびそれを用いたバッテリー装置 1 は、バッテリー搭載機器に組み込んだ場合に、そのバッテリーが使用限度まで確実に使用可能となり、バッテリー使用可能時間を実質的に延ばすことができる。

【図面の簡単な説明】

【0032】

【図 1】 本発明の実施形態に係る電圧検出回路およびそれを用いたバッテリー装置の回路図。

【図 2】 同上のしきい値電圧生成器の回路図。

【図 3】 同上の動作波形図。

【図 4】 背景技術の電圧検出回路およびそれを用いたバッテリー装置の回路図。

【図 5】 同上の動作波形図。

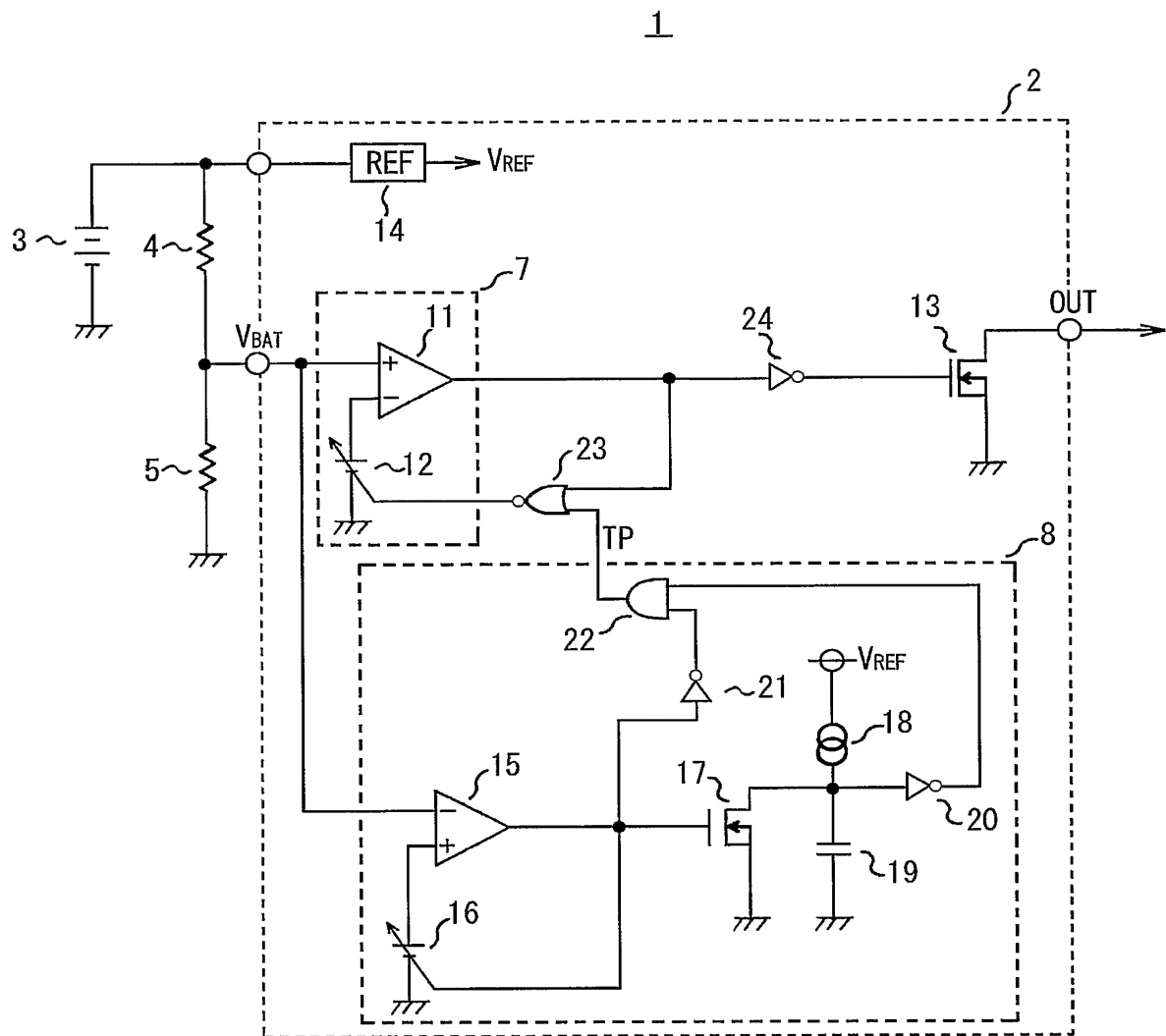
【符号の説明】

【0033】

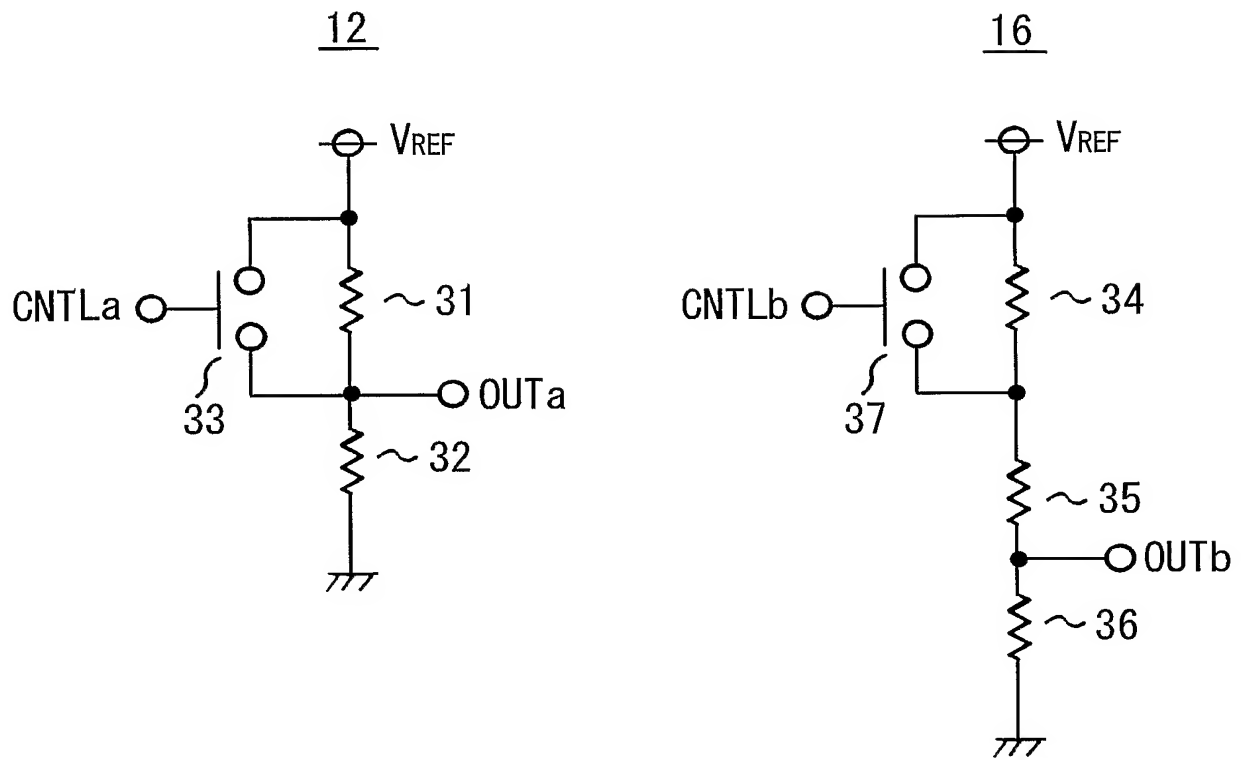
- | | |
|-----------|--------------|
| 1 | バッテリー装置 |
| 2 | 電圧検出回路 |
| 3 | バッテリー |
| 4、5 | 抵抗 |
| 7 | 入力電圧比較回路 |
| 8 | しきい値電圧強制設定回路 |
| 13 | スイッチング素子 |
| V_{BAT} | 入力電圧 |
| V_{TH} | 検出しきい値電圧 |
| V_{th1} | 第 1 のしきい値電圧 |
| V_{th2} | 第 2 のしきい値電圧 |
| V_{th3} | 第 3 のしきい値電圧 |
| V_{th4} | 第 4 のしきい値電圧 |

【書類名】 図面

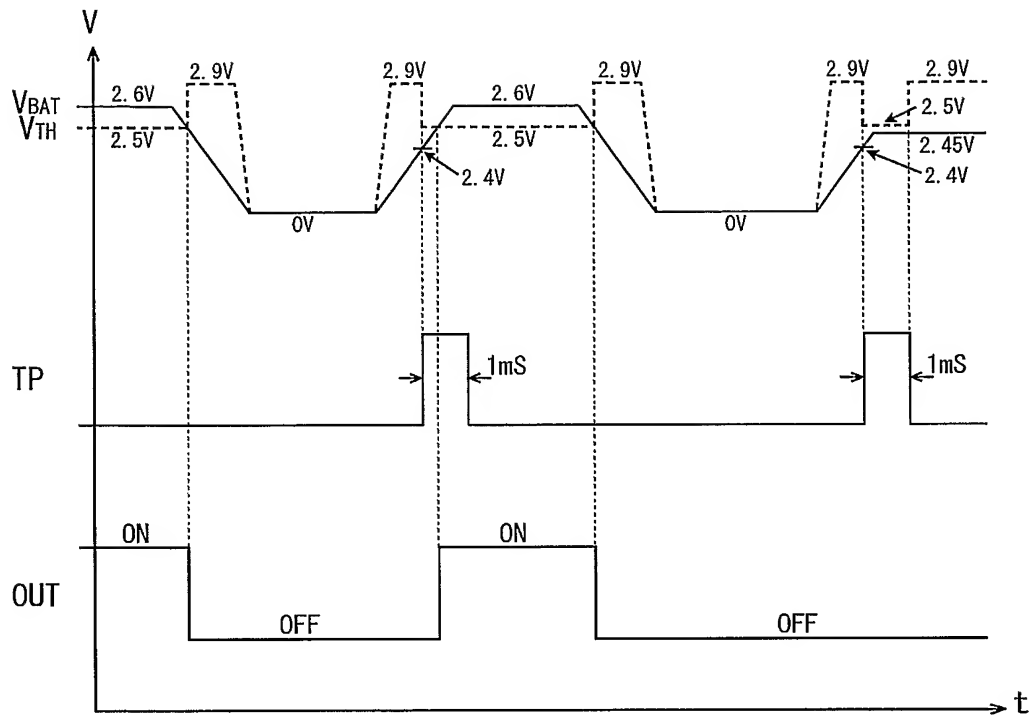
【図 1】



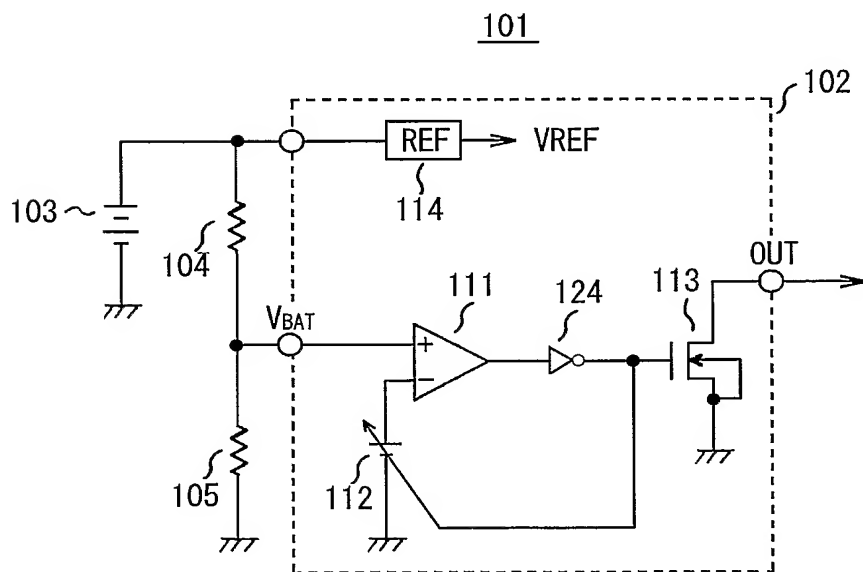
【図 2】



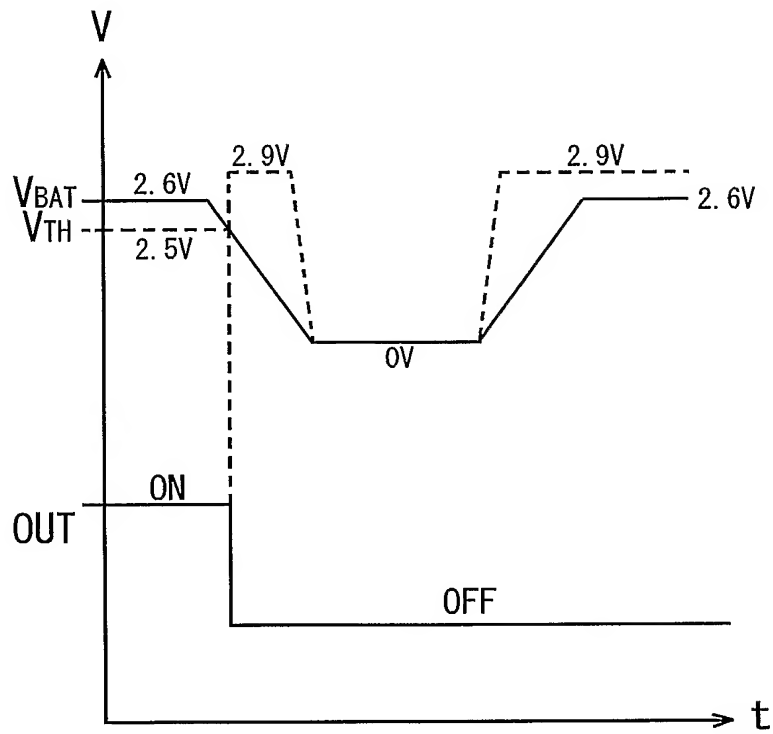
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 バッテリ搭載機器に組み込んだ場合に、そのバッテリーが使用限度まで確実に使用可能となる電圧検出回路及びそれを用いたバッテリー装置の提供。

【解決手段】 バッテリ装置 1 を構成する電圧検出回路 2 は、第 1 のしきい値電圧またはそれよりも低い第 2 のしきい値電圧を入力電圧 V_{BAT} と比較して出力スイッチング素子 13 の開閉を制御する入力電圧比較回路 7 と、第 2 のしきい値電圧よりも低い第 3 のしきい値電圧を入力電圧 V_{BAT} と比較し、入力電圧が低い電圧から高い電圧に変化して第 3 のしきい値電圧に交差したときに、その時点から所定期間、入力電圧比較回路 7 において第 2 のしきい値電圧が強制的に選択されるようにパルスを出力するしきい値電圧強制設定回路 8 と、を備える。それにより、入力電圧 V_{BAT} が接地電位から立ち上がる時に、入力電圧比較回路 7 において第 2 のしきい値が入力電圧 V_{BAT} と比較される。

【選択図】 図 1

特願 2 0 0 4 - 0 4 5 7 3 9

出 願 人 履 歴 情 報

識別番号 [0 0 0 1 1 6 0 2 4]

1. 変更年月日 1 9 9 0 年 8 月 2 2 日

[変更理由] 新規登録

住 所 京都府京都市右京区西院溝崎町 2 1 番地
氏 名 ローム株式会社